

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-257535

(43)Date of publication of application : 21.09.2001

(51)Int.Cl.

H03B 5/32
// G04G 3/00

(21)Application number : 2001-035695

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 19.03.1997

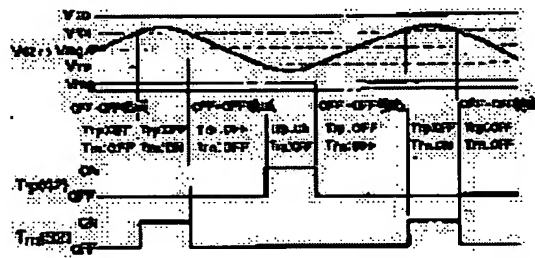
(72)Inventor : NAKAMIYA SHINJI
KADOWAKI TADAO
MAKIUCHI YOSHIKI

(54) OSCILLATION CIRCUIT, ELECTRONIC APPLIANCE AND CLOCK

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a crystal oscillation circuit capable of oscillating stably with small power consumption.

SOLUTION: This crystal oscillation circuit includes a signal invertible amplifier 30, a crystal oscillator 10 and feedback circuits 14, 16 and 18 for phase-inverting the output signal of the signal invertible amplifier and feedback-inputting it. Then, the sum of the absolute values of the threshold voltage of the first semiconductor switching element 42 constituting the amplifier 30 and the second semiconductor switching element 52 is set to be a value equal to or larger than the absolute value of a potential difference between the first potential and the second potential.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The oscillator circuit characterized by restricting the short current which flows to said signal inversed amplifier so that the ON drive of the 1st solid-state-switching component which constitutes a signal inversed amplifier, and the 2nd solid-state-switching component may not be carried out at coincidence.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to an oscillator circuit, the electronic circuitry which used this, the semiconductor device using these, electronic equipment, and a clock.

[0002]

[A background technique and Object of the Invention] Conventionally, the oscillator circuit which used the quartz resonator is widely used for the portable wrist watch, the portable telephone, and the computer terminal. By the electronic equipment of such a pocket mold, power consumption is saved and it is necessary to attain reinforcement of a cell.

[0003] Said ridge oscillator is constituted including a signal inversed amplifier and the feedback circuit equipped with the quartz resonator. As for said signal inversed amplifier, an input side and a drain are used, for example for the gate as an output side including the transistor of a pair, as for each transistor. In this case, those drain side is connected mutually and, as for said each transistor, those source side is connected to the ground and supply voltage side, respectively.

[0004] In the ridge oscillator of the above configuration, if supply voltage is impressed to a signal inversed amplifier, phase reversal will be carried out about 180 degrees, and the feedback input of the output of a signal inversed amplifier will be carried out at the gate of each of said transistor. by this feedback actuation, the transistor which constitutes a signal inversed amplifier carries out an on-off drive by turns — having — the oscillation output of a ridge oscillator — gradually — increasing — just — being alike —

it comes to perform vibration stabilized by vibrator.

[0005] However, in the conventional ridge oscillator, the absolute value of the electrical potential difference V_{reg} impressed to a signal inversed amplifier was set up beyond the total value of the absolute value of the threshold voltage V_{TP} and V_{TN} of each transistor, as shown in a degree type.

5 [0006]

$$|V_{reg}| > |V_{TP}| + |V_{TN}| \dots (1)$$

[0007] this invention person found out that it had been a problem when this becomes the cause by which the short current I_s flows to a low voltage side from a high potential side about the inside of a signal inversed amplifier and aims at reduction of the power consumption of the whole circuit.

10 [0008] The purpose of this invention reduces the short current which flows to a signal inversed amplifier, and is to offer the oscillator circuit which can be oscillated by little power consumption, the electronic circuitry using this, the semiconductor device using these, electronic equipment, and a clock.

[0009]

15 [Means for Solving the Problem] In order to attain said purpose, the oscillator circuit of the gestalt of this operation is characterized by restricting the short current which flows to said signal inversed amplifier so that the ON drive of the 1st solid-state-switching component which constitutes a signal inversed amplifier, and the 2nd solid-state-switching component may not be carried out at coincidence.

[0010]

20 [Embodiment of the Invention] In order to attain said purpose, the gestalt of the 1st operation is characterized by the sum of the absolute value of the threshold voltage of the 1st solid-state-switching component which constitutes a signal inversed amplifier, and the 2nd solid-state-switching component restricting the short current which is set as the value more than the absolute value of the supply voltage of a signal inversed amplifier, and flows to said signal inversed amplifier.

25 [0011] Moreover, the gestalt of the 2nd operation has the quartz resonator connected between the signal inversed amplifier, and the output side of said signal inversed amplifier and an input side, and carries out phase inversion of the output signal of said signal inversed amplifier. The feedback circuit which carries out a feedback input is included in said signal inversed amplifier. Said signal inversed amplifier The 1st circuit containing the 1st solid-state-switching component in which is connected to a 1st potential side and an on-off drive is carried out by said feedback input and which carries out the excitation drive of said quartz resonator, The 2nd circuit containing the 2nd solid-state-switching component which is connected to a different 2nd potential side from said 1st potential, and an on-off drive is carried out to the timing which differs from said 1st solid-state-switching component by said feedback input, and carries out the excitation drive of said quartz resonator is included. The sum of the absolute value of the threshold voltage of the 1st solid-state-switching component which constitutes a signal inversed amplifier, and the 35 2nd solid-state-switching component is characterized by being set as the value more than the absolute value of the potential difference of said 1st potential and the 2nd potential.

40 [0012] If the ridge oscillator of the gestalt of the 1st and operation of two impresses an electrical potential difference to a signal inversed amplifier, the excitation drive of a quartz resonator will be started. Phase inversion of the output of a signal inversed amplifier is carried out by the feedback circuit, and a feedback input is carried out. And reversal magnification is carried out by the signal inversed amplifier, and this feedback input signal repeats actuation of being outputted, and performs it.

[0013] At this time, an on-off drive is carried out to the timing which changes mutually with said feedback inputs, and the 1st and 2nd solid-state-switching component which constitutes a signal inversed amplifier carries out the excitation drive of said quartz resonator.

[0014] With the gestalt of this operation, the sum of the absolute value of the threshold voltage of the said 1st and 2nd solid-state-switching component is set as the value more than the absolute value of the supply voltage of a signal inversed amplifier. For this reason, the short current which it is avoided at the time of a circuit drive that the ON drive of the 1st and 2nd solid-state-switching component is carried out at coincidence, consequently flows to a signal inversed amplifier can be restricted sharply, and low-power-ization can be attained.

[0015] Especially, according to the gestalt of the 1st and operation of two, the cure against a short current can be substituted for manufacturing the 1st and 2nd transistor, and the special passive circuit elements for a short current cure become unnecessary so that the conditions of said threshold voltage may be satisfied. Thereby, it becomes possible to attain low-power-ization of a ridge oscillator, without reducing the degree of integration of the whole circuit.

[0016] In addition, in the gestalt of the 1st and operation of two, it is necessary to set each absolute value of the threshold voltage of the said 1st and 2nd solid-state-switching component as the value which is less than the absolute value of the supply voltage of a signal inversed amplifier.

[0017] The gestalt of the 3rd operation to the gate of the 1st solid-state-switching component which constitutes a signal inversed amplifier, and the 2nd solid-state-switching component The bias circuit which impresses the 1st direct-current bias voltage and the 2nd direct-current bias voltage is included. Said 1st direct-current bias voltage and the 2nd direct-current bias voltage To the value in which the 1st solid-state-switching component and the 2nd solid-state-switching component do not have a common "on" period It is characterized by shifting the direct-current potential of a feedback input of said signal inversed amplifier inputted into each gate of said 1st solid-state-switching component and the 2nd solid-state-switching component according to an individual.

[0018] The gestalt of the 4th operation has the quartz resonator connected between the signal inversed amplifier, and the output side of said signal inversed amplifier and an input side, and carries out phase inversion of the output signal of said signal inversed amplifier. The feedback circuit which carries out a feedback input, and the bias circuit which impresses direct-current bias voltage at said signal inversed amplifier are included in said signal inversed amplifier. Said signal inversed amplifier The 1st circuit containing the 1st solid-state-switching component in which is connected to a 1st potential side and an on-off drive is carried out by said feedback input inputted into the gate and which carries out the excitation drive of said quartz resonator, The 2nd circuit containing the 2nd solid-state-switching component which is connected to a different 2nd potential side from said 1st potential, and an on-off drive is carried out to the timing which differs from said 1st solid-state-switching component by said feedback input inputted into the gate, and carries out the excitation drive of said quartz resonator, The 1st bias circuit which impresses the 1st direct-current bias voltage to the gate of the 1st solid-state-switching component where an implication and said bias circuit constitute a signal inversed amplifier, To the gate of the 2nd solid-state-switching component which constitutes a signal inversed amplifier The 2nd bias circuit which impresses the 2nd direct-current bias voltage is included. Said 1st direct-current bias voltage and the 2nd direct-current bias voltage To the value in which said 1st

solid-state-switching component and the 2nd solid-state-switching component do not have a common "on" period It is characterized by shifting the direct-current potential of a feedback input of said signal inversed amplifier inputted into each gate of said 1st solid-state-switching component and the 2nd solid-state-switching component according to an individual.

5 [0019] According to the gestalt of the 3rd and the 4th operation, the 1st and 2nd direct-current bias voltage is impressed to the gate of the 1st and 2nd solid-state-switching component which constitutes a signal inversed amplifier, respectively.

[0020] Said 1st direct-current bias voltage and the 2nd direct-current bias voltage make the value in which said 1st solid-state-switching component and the 2nd solid-state-switching component do not
10 have a common "on" period shift the direct-current potential of a feedback input of said signal inversed amplifier inputted into each gate of said 1st solid-state-switching component and the 2nd solid-state-switching component according to an individual.

[0021] In case an on-off drive is carried out to the timing which changes mutually with said feedback inputs and the 1st and 2nd solid-state-switching component which constitutes a signal inversed amplifier
15 carries out the excitation drive of said quartz resonator by adopting the above configuration according to the gestalt of this operation, the common "on" period which the 1st and 2nd solid-state-switching component both turns on does not occur. For this reason, the short current which flows to a signal inversed amplifier is reduced sharply, and it becomes possible to obtain the ridge oscillator which can carry out a stable oscillation in little power consumption.

20 [0022] Especially, according to the gestalt of the 3rd and operation of four, even when the absolute value of each threshold voltage of the 1st and 2nd solid-state-switching component is small, the short current of a signal inversed amplifier can be reduced. For this reason, supply voltage of a ridge oscillator can be made into that much low value, and it becomes possible also from this field to attain low-power-ization of an oscillator circuit.

25 [0023] It is characterized by setting said 1st direct-current bias voltage as said 1st potential for the gestalt of the 5th operation in the gestalt of the 4th operation, and setting said 2nd direct-current bias voltage as said 2nd potential.

[0024] According to the gestalt of this operation, the direct-current potential of a feedback input to each gate of said 1st solid-state-switching component and the 2nd solid-state-switching component is shifted
30 according to an individual by impression of said direct-current bias voltage at a 1st potential [of a power source], and 2nd potential side. Thereby, the ridge oscillator which can reduce the short current of a signal inversed amplifier certainly can be obtained by easy circuitry.

[0025] The gestalt of the 6th operation is characterized by constituting said 1st and 2nd solid-state-switching components using the field-effect transistor component of a different conductivity
35 type in the 1-5th either.

[0026] The electronic circuitry of the gestalt of the 7th operation is characterized by having the oscillator circuit of the gestalt of the 1-6th ones of operations.

[0027] The semiconductor device of the gestalt of the 8th operation is characterized by being constituted including the oscillator circuit of the gestalt of the 1-6th ones of operations, or the electronic
40 circuitry of the gestalt of the 7th operation.

[0028] The electronic equipment of the gestalt of the 9th operation is characterized by being constituted

including the oscillator circuit of the gestalt of the 1-6th ones of operations, or the electronic circuitry of the gestalt of the 7th operation.

[0029] By doing in this way, it becomes possible to reduce the power consumption of portable electronic devices, such as a cellular phone and a computer terminal of a pocket mold, and to make small power consumption of the built-in cell and rechargeable batteries, such as a dc-battery.

[0030] The clock of the gestalt of the 10th operation is characterized by being constituted including one oscillator circuit of the gestalten of the 1-6th operations, or the electronic circuitry of the gestalt of the 7th operation.

[0031] In becoming possible to attain the miniaturization of the whole clock as a still smaller thing about the cell which can realize a portable clock with power consumption smaller than doing in this way, consequently is used and using the cell of the same capacity, it becomes possible to attain reinforcement of a cell.

[0032]

[Example] Next, the gestalt of concrete operation of this invention is explained to a detail based on a drawing.

[0033] (The 1st example) The ridge oscillator concerning the 1st example of this invention is shown in drawing 1. The ridge oscillator of this example is a ridge oscillator used for a Quartz type wrist watch.

[0034] The ridge oscillator of this example is constituted including the signal inversed amplifier 30 and a feedback circuit. Said feedback circuit is constituted including a quartz resonator 10, resistance 14, and the capacitors 16 and 18 for phase compensation, carries out phase reversal of the output VD of the signal inversed amplifier 30 (t) about 180 degrees, makes this gate signal VG(t), and carries out a feedback input to the gate of the signal inversed amplifier 30.

[0035] It connects with a 2nd [of potential lower than this] potential side a 1st potential side, and said signal inversed amplifier 30 is constituted so that the potential difference of both potentials may receive an electric power supply and it may drive. Here, said 1st potential is set as the ground potential VDD, and the 2nd potential is set as the negative power-source potential Vreg supplied from the power circuit section 60.

[0036] Said signal inversed amplifier 30 is constituted including the 1st circuit 40 and the 2nd circuit 50.

[0037] Said 1st circuit 40 is constituted including the field-effect transistor 42 of the P type which functions as 1st solid-state-switching component, the source of this transistor 42 is connected to a ground side, a drain is connected to an output terminal 80 side, and said feedback signal VG(t) is impressed to that gate.

[0038] Said 2nd circuit 50 is constituted including the field-effect transistor 52 of the N type which functions as 2nd solid-state-switching component, the source of this transistor 52 is connected to the power supply terminal side of the power circuit section 60, a drain is connected to an output terminal 80 side (here, it connects with the drain of a transistor 42), and said feedback signal VG(t) is impressed to that gate.

[0039] as said transistor 42 — P type — and the transistor of an enhancement type electric field effect mold — as ***** and said transistor 52 — N type — and an enhancement type transistor is used. And the value of threshold voltage VTP of a transistor 42 and the threshold voltage VTN of a transistor 52 is set up so that the total value of those absolute values may turn into a value more than the absolute

value of the supply voltage (supply voltage serves as Vreg which is the potential difference of ground potential and power-source potential in this example since the ground potential VDD is set as 0) impressed to the signal inversed amplifier 30, as shown in a degree type.

[0040]

5 | Vreg| -<= |VTP| + |VTN| (2)

[0041] Furthermore, the absolute value of the threshold voltage of each of said transistors 42 and 52 is set up so that it may become the value which is less than the absolute value of supply voltage as shown in a degree type, respectively.

[0042]

10 | Vreg| -> |VTP| | Vreg| -> |VTN| (3)

[0043] Thereby, at the time of a circuit drive, the ridge oscillator of this example can reduce sharply the value of the short current which flows to the signal inversed amplifier 30, and can attain low-power-ization.

[0044] The reason is explained below.

15 [0045] The timing chart of the ridge oscillator of this example is shown in the timing chart of the conventional ridge oscillator, and drawing 3 , and, as for the elapsed time after, as for an axis of abscissa, supply voltage Vreg is impressed from the power circuit section 60, and an axis of ordinate, feedback input VG(t) to the signal inversed amplifier 30, ON of each transistors 42 and 52, and an OFF state are expressed with drawing 2 to them, respectively.

20 [0046] As mentioned above, by the conventional ridge oscillator, the threshold voltage of two transistors 42 and 52 which constitute the signal inversed amplifier 30 was set up so that the aforementioned (1) formula might be satisfied. In this case, when the threshold voltage of each transistors 42 and 52 and the relation between the ground potential VDD and the power-source potential Vreg are illustrated, it comes to be shown in drawing 4 . That is, if the value of feedback input VG(t) to the signal inversed amplifier 30 takes the value of the range of $VTP > VG(t) > VTN$ to the potential of said both threshold voltage VTP and VTN, the short field where both the transistors 42 and 52 of both are turned on exists.

25 [0047] Therefore, as shown in drawing 2 , each transistors 42 and 52 were turned on by turns from feedback signal VG(t), and while the OFF drive having been carried out, the common "on" period by which the ON drive of both the transistors 42 and 52 of both will be carried out occurred periodically, the short current flowed from high potential (VDD) to the low voltage (Vreg) side, and it had become hindrance when this reduces power consumption.

30 [0048] On the other hand, in this example, the threshold voltage of each transistors 42 and 52 is set up so that the aforementioned (2) formula and (3) types may be satisfied. When each threshold voltage in this case and the relation between the ground potential VDD and the power-source potential Vreg are illustrated, it comes to be shown in drawing 5 . That is, if the value of feedback input VG(t) to the signal inversed amplifier 30 takes the value of the range of $VTN > VG(t) > VTP$ to the potential of said both threshold voltage VTP and VTN, both the transistors 42 and 52 will certainly be turned off and the common "on" period which both the transistors 42 and 52 of both turn on like before does not exist.

35 [0049] That is, as are shown in drawing 3 and the OFF drive of each transistors 42 and 52 is turned on and carried out by turns by feedback signal VG(t), the short current which the period when both the transistors 42 and 52 of both are turned on stops having existed, and had become a problem

conventionally can be reduced sharply, and power consumption of a ridge oscillator can be lessened.

[0050] Especially, in this example, the cure against a short current of the signal inversed amplifier 30 can be performed, without increasing the components mark of a circuit.

[0051] Moreover, in this example, as the absolute value of the threshold voltage of each of said transistors 42 and 52 shows in the aforementioned (3) formula, it is set as the value smaller than the absolute value of supply voltage Vreg. Low-power-ization is realizable, this maintaining the oscillation actuation by which the ridge oscillator was stabilized.

[0052] That is, in a ridge oscillator, the absolute value of the amplitude of feedback signal VG(t) of the signal inversed amplifier 30 does not exceed the absolute value of the supply voltage Vreg of a signal inversed amplifier. For this reason, by setting up the absolute value of the threshold voltage of each transistors 42 and 52 so that the aforementioned (3) formula may be satisfied, it can be stabilized and the on-off drive of each transistors 42 and 52 can be carried out by turns.

[0053] According to the experiment of this invention persons, when an absolute value drove an oscillator circuit using the supply voltage Vreg of 0.9 volts, even if it changed the sum of the absolute value of the threshold voltage of each transistors 42 and 52 in the range shown by the degree type, the good oscillation condition could be maintained, and it was checked that low-power-izing is possible.

[0054] $1.4 \text{ volts} > |VTP| + |VTN| > 0.9 \text{ volts}$ [0055] Furthermore, in this example, the OFF leakage current of transistors 42 and 52 can be made small from the following reasons, and the power consumption of the whole circuit can be reduced also from this field.

[0056] Drawing 6 is a property Fig. showing the relation between the drain current ID of an enhancement type transistor, and the electrical potential difference VGS between the gate sources. With the transistor of an enhancement type, it shifts to left-hand side, and as shown in this drawing, as a drawing destructive line shows, that off leakage current increases, as the property curve of ID-VGS makes threshold voltage low (when the transistor turns [VGS] off below with the threshold voltage VTH in this drawing, the current ID which flows to this transistor as a drawing destructive line shows turns into off leakage current).

[0057] Therefore, like the conventional oscillator circuit, if the threshold voltage of transistors 42 and 52 is set up low, the off leakage current below threshold voltage will become large, and the part and power consumption will become large.

[0058] On the other hand, in this example, since the threshold voltage of each transistors 42 and 52 is set as a big value as shown in (2) types, it becomes small sharply about the value of the OFF leakage current which flows through each transistors 42 and 52, and the power consumption of the whole circuit can be reduced.

[0059] (The 2nd example) Although explained taking the case of the case where constitute so that the threshold voltage of each transistors 42 and 52 may be satisfied with said 1st example of the aforementioned (2) formula, and a short current is reduced Even when said each transistors 42 and 52 are formed in the 2nd example on the conditions shown in (1) type like before, by impressing direct-current bias voltage to the gate of each transistors 42 and 52 Reduction of the short current of the signal inversed amplifier 30 is enabled like said 1st example.

[0060] The ridge oscillator of this example is shown in drawing 7 , and the timing chart is shown in drawing 8 .

[0061] the feedback input VG of said signal inversed amplifier 30 by which the ridge oscillator of this example is inputted into each gate of each transistor 42 and 52 ** — it is constituted including the 1st bias circuit 70 and the 2nd bias circuit 80 which shift the direct-current potential of (t) according to an individual.

5 [0062] Said each bias circuits 70 and 80 are constituted including the capacitors 72 and 82 for removing a dc component, and the resistance 74 and 84 for direct-current bias voltage impression.

[0063] Said capacitors 72 and 82 remove a dc component from gate signal VG(t), and they are used in order to impress the signal to the gate of the corresponding transistors 42 and 52.

10 [0064] It connects between the gate of a transistor 42, and Ground VDD, and said resistance 74 pulls up the direct-current potential of feedback input VG(t) inputted into the gate of a transistor 42 to the ground potential VDD.

[0065] It connects between the gate of a transistor 52, and a power source Vreg, and said resistance 84 reduces the direct-current potential of feedback input VG(t) inputted into the gate of a transistor 52 to the power-source potential Vreg.

15 [0066] gate signal VG by which a feedback input is carried out by considering as the above configuration at the above-mentioned signal inversed amplifier 30 — as said 1st and 2nd bias circuit 70 and 80 shows to VGP (t) and VGN (t), (t) is impressed to the gate of each transistors 42 and 52, where direct-current potential is changed into VDD and the power-source potential Vreg.

20 [0067] Therefore, by turns, ON and while an off drive being carried out, each transistors 42 and 52 reduce sharply the short current which the period when the ON drive of both the transistors 42 and 52 of both is carried out stops existing, and, as a result, flows the inside of the signal inversed amplifier 30 like said 1st example, and become possible [attaining low-power-ization].

25 [0068] Especially, in this example, a short current can be reduced for the absolute value of each threshold voltage of the enhancement type transistors 42 and 52 also as a small value. Consequently, supply voltage impressed to the signal inversed amplifier 30 is made into a small thing, and it becomes possible also from this field to reduce power consumption.

30 [0069] In addition, the bias voltage which said 1st bias circuit 70 and the 2nd bias circuit 80 impress may be constituted so that potentials other than said example may be made to shift the direct-current potential of a feedback input to the gate of each transistors 42 and 52 according to an individual a condition [each transistors 42 and 52 not having a common "on" period].

[0070] In addition, this invention is not limited to said each example, and various kinds of deformation implementation by within the limits of the summary of this invention is possible for it.

35 [0071] For example, although explained taking the case of the case where the 1st circuit 40 and the 2nd circuit 50 which constitute the signal inversed amplifier 30 are constituted from said example using one transistor, respectively, it is also possible to constitute a circuit combining circuit elements other than the above-mentioned, without spoiling the function of the 1st and 2nd circuit 40 and 50 if needed.

40 [0072] Moreover, it is desirable to carry in the portable electronic device which constitutes a semiconductor device including the ridge oscillator of said example and an electronic circuitry, and has the constraint to power supplies, such as portable telephone, a portable computer terminal, and other pocket devices, of this.

[0073] Moreover, in this example, although explained taking the case of the case where a ridge oscillator

is used for the electronic circuitry for clocks, this invention will become very effective, not only this but when using for portable electronic devices which have constraint in a power supply, such as applications other than this, for example, portable telephone, a portable computer terminal, and other pocket devices, broadly.

5

DESCRIPTION OF DRAWINGS

10 [Brief Description of the Drawings]

[Drawing 1] It is the circuit diagram of the 1st example of the ridge oscillator concerning this invention.

[Drawing 2] It is the timing-chart Fig. of the conventional circuit.

[Drawing 3] It is the timing-chart Fig. of the circuit shown in drawing 1 .

15 [Drawing 4] It is an explanatory view showing the relation between the threshold voltage of the conventional circuit, and power-source potential and ground potential.

[Drawing 5] It is an explanatory view showing the relation between the threshold voltage in the 1st example, and power-source potential and ground potential.

[Drawing 6] It is the VGS-ID property Fig. of an enhancement type transistor.

[Drawing 7] It is the circuit diagram of the 2nd example of the ridge oscillator of this invention.

20 [Drawing 8] It is the timing-chart Fig. of the 2nd example.

[Description of Notations]

10 Quartz Resonator

14 Feedback Resistance

30 Signal Inversed Amplifier

25 40 1st Circuit

42 Field-effect Transistor

50 2nd Circuit

52 Field-effect Transistor

60 Power Circuit Section

30 70 80 The 1st and 2nd bias circuit

[Translation done.]

(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2001-257535

(P 2 0 0 1 - 2 5 7 5 3 5 A)

(43)公開日 平成13年9月21日(2001.9.21)

(51)Int. Cl. ⁷	識別記号	F I	テ-マコ-ド (参考)
H03B 5/32		H03B 5/32	J
// G04G 3/00		G04G 3/00	K

審査請求 未請求 請求項の数 1 O L (全 8 頁)

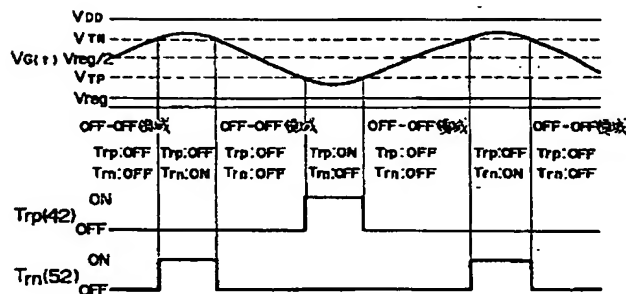
(21)出願番号	特願2001-35695(P 2001-35695)	(71)出願人	000002369
(62)分割の表示	特願平9-87763の分割		セイコーエプソン株式会社
(22)出願日	平成9年3月19日(1997.3.19)		東京都新宿区西新宿2丁目4番1号
		(72)発明者	中宮 信二
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72)発明者	門脇 忠雄
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72)発明者	牧内 佳樹
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(74)代理人	100090479
			弁理士 井上 一 (外2名)

(54)【発明の名称】発振回路、電子機器および時計

(57)【要約】

【課題】 少ない電力消費で安定して発振することができる水晶発振回路を提供すること。

【解決手段】 この水晶発振回路は、信号反転増幅器30と、水晶振動子10と、前記信号反転増幅器の出力信号を位相反転してフィードバック入力するフィードバック回路14、16、18と、を含む。そして、信号反転増幅器30を構成する第1の半導体スイッチング素子42と、第2の半導体スイッチング素子52のスレッシュホールド電圧の絶対値の和が、前記第1の電位および第2の電位の電位差の絶対値以上の値に設定されている。



【特許請求の範囲】

【請求項 1】 信号反転増幅器を構成する第 1 の半導体スイッチング素子と、第 2 の半導体スイッチング素子とが同時にオン駆動されないように、前記信号反転増幅器に流れるショート電流を制限することを特徴とする発振回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、発振回路、これを用いた電子回路、これらを用いた半導体装置、電子機器 10 および時計に関する。

【0002】

【背景技術および発明が解決しようとする課題】 従来より、携帯用の腕時計や、携帯用の電話、コンピュータ端末などには、水晶振動子を用いた発振回路が広く用いられている。このような携帯型の電子機器では、消費電力を節約し、電池の長寿命化を図ることが必要となる。

【0003】 前記水晶発振回路は、信号反転増幅器と、水晶振動子を備えたフィードバック回路とを含んで構成

$$|V_{reg}| > |V_{TP}| + |V_{TN}| \dots\dots (1)$$

【0007】 本発明者は、これが、信号反転増幅器内を高電位側から低電位側へショート電流 I_s が流れる原因となり、回路全体の電力消費の節減を図る上での問題となっていることを見出した。

【0008】 本発明の目的は、信号反転増幅器に流れるショート電流を低減し、少ない電力消費で発振することができる発振回路、これを用いた電子回路、これらを用いた半導体装置、電子機器および時計を提供することにある。

【0009】

【課題を解決するための手段】 前記目的を達成するため、本実施の形態の発振回路は、信号反転増幅器を構成する第 1 の半導体スイッチング素子と、第 2 の半導体スイッチング素子とが同時にオン駆動されないように、前記信号反転増幅器に流れるショート電流を制限することを特徴とする。

【0010】

【発明の実施の形態】 前記目的を達成するため、第 1 の実施の形態は、信号反転増幅器を構成する第 1 の半導体スイッチング素子と、第 2 の半導体スイッチング素子のスレッシュホールド電圧の絶対値の和が、信号反転増幅器の電源電圧の絶対値以上の値に設定され、前記信号反転増幅器に流れるショート電流を制限することを特徴とする。

【0011】 また、第 2 の実施の形態は、信号反転増幅器と、前記信号反転増幅器の出力側と入力側との間に接続された水晶振動子を有し、前記信号反転増幅器の出力信号を位相反転して、前記信号反転増幅器にフィードバック入力するフィードバック回路と、を含み、前記信号反転増幅器は、第 1 の電位側に接続され、前記フィード 50

される。前記信号反転増幅器は、一対のトランジスタを含み、各トランジスタは、例えばそのゲートが入力側、ドレインが出力側として用いられる。この場合、前記各トランジスタは、それらのドレイン側が互いに接続され、それらのソース側が、それぞれアース、電源電圧側へ接続されている。

【0004】 以上の構成の水晶発振回路では、信号反転増幅器に電源電圧を印加すると、信号反転増幅器の出力が 180 度位相反転されて前記各トランジスタのゲートにフィードバック入力される。このフィードバック動作により、信号反転増幅器を構成するトランジスタが交互にオンオフ駆動され、水晶発振回路の発振出力が次第に増加し、ついには振動子が安定した振動を行うようになる。

【0005】 しかし、従来の水晶発振回路では、信号反転増幅器に印加する電圧 V_{reg} の絶対値を、次式に示すように各トランジスタのスレッシュホールド電圧 V_{TP} 、 V_{TN} の絶対値の合計値以上に設定していた。

【0006】

バック入力によりオンオフ駆動され前記水晶振動子を励振駆動する第 1 の半導体スイッチング素子を含む第 1 の回路と、前記第 1 の電位と異なる第 2 の電位側へ接続され、前記フィードバック入力により前記第 1 の半導体スイッチング素子と異なるタイミングでオンオフ駆動され前記水晶振動子を励振駆動する第 2 の半導体スイッチング素子を含む第 2 の回路と、を含み、信号反転増幅器を構成する第 1 の半導体スイッチング素子と、第 2 の半導体スイッチング素子のスレッシュホールド電圧の絶対値の和が、前記第 1 の電位および第 2 の電位の電位差の絶対値以上の値に設定されたことを特徴とする。

【0012】 第 1、2 の実施の形態の水晶発振回路は、信号反転増幅器に電圧を印加すると、水晶振動子の励振駆動が開始される。信号反転増幅器の出力は、フィードバック回路により位相反転されてフィードバック入力される。そして、このフィードバック入力信号が、信号反転増幅器により反転増幅されて、出力されるという動作を繰り返して行う。

【0013】 このとき、信号反転増幅器を構成する第 1、第 2 の半導体スイッチング素子は、前記フィードバック入力により互いに異なるタイミングでオンオフ駆動され、前記水晶振動子を励振駆動する。

【0014】 本実施の形態では、前記第 1、第 2 の半導体スイッチング素子のスレッシュホールド電圧の絶対値の和が、信号反転増幅器の電源電圧の絶対値以上の値に設定されている。このため、回路駆動時に第 1、第 2 の半導体スイッチング素子が同時にオン駆動されることが避けられ、この結果、信号反転増幅器に流れるショート電流を大幅に制限し、低消費電力化を図ることができる。

【0015】特に、第1、2の実施の形態によれば、前記スレッショールド電圧の条件を満足するように、第1、第2のトランジスタを製造することで、ショート電流対策を済ませてしまうことができ、ショート電流対策用の特別な回路部品が不要となる。これにより、回路全体の集積度を低下させることなく、水晶発振回路の低消費電力化を図ることが可能となる。

【0016】なお、第1、2の実施の形態において、前記第1、第2の半導体スイッチング素子のスレッショールド電圧の絶対値は、いずれも信号反転増幅器の電源電圧の絶対値を下回る値に設定する必要がある。

【0017】第3の実施の形態は、信号反転増幅器を構成する第1の半導体スイッチング素子および第2の半導体スイッチング素子のゲートに、第1の直流バイアス電圧および第2の直流バイアス電圧を印加するバイアス回路を含み、前記第1の直流バイアス電圧および第2の直流バイアス電圧は、第1の半導体スイッチング素子および第2の半導体スイッチング素子が共通オン期間を持たない値に、前記第1の半導体スイッチング素子および第2の半導体スイッチング素子の各ゲートに入力される前記信号反転増幅器のフィードバック入力

の直流電位を個別にシフトさせることを特徴とする。

【0018】第4の実施の形態は、信号反転増幅器と、前記信号反転増幅器の出力側と入力側との間に接続された水晶振動子を有し、前記信号反転増幅器の出力信号を位相反転して、前記信号反転増幅器にフィードバック入力するフィードバック回路と、前記信号反転増幅器に直流バイアス電圧を印加するバイアス回路と、を含み、前記信号反転増幅器は、第1の電位側に接続され、ゲートに入力される前記フィードバック入力によりオンオフ駆動され前記水晶振動子を励振駆動する第1の半導体スイッチング素子を含む第1の回路と、前記第1の電位と異なる第2の電位側へ接続され、ゲートに入力される前記フィードバック入力により前記第1の半導体スイッチング素子と異なるタイミングでオンオフ駆動され前記水晶振動子を励振駆動する第2の半導体スイッチング素子を含む第2の回路と、を含み、前記バイアス回路は、信号反転増幅器を構成する第1の半導体スイッチング素子のゲートに、第1の直流バイアス電圧を印加する第1のバイアス回路と、信号反転増幅器を構成する第2の半導体スイッチング素子のゲートに、第2の直流バイアス電圧を印加する第2のバイアス回路とを、含み、前記第1の直流バイアス電圧および第2の直流バイアス電圧は、前記第1の半導体スイッチング素子および第2の半導体スイッチング素子が共通オン期間を持たない値に、前記第1の半導体スイッチング素子および第2の半導体スイッチング素子の各ゲートに入力される前記信号反転増幅器のフィードバック入力

の直流電位を個別にシフトさせることを特徴とする。

の直流電位を個別にシフトさせる。

【0020】前記第1の直流バイアス電圧および第2の直流バイアス電圧は、前記第1の半導体スイッチング素子および第2の半導体スイッチング素子が共通オン期間を持たない値に、前記第1の半導体スイッチング素子および第2の半導体スイッチング素子の各ゲートに入力される前記信号反転増幅器のフィードバック入力

の直流電位を個別にシフトさせる。

【0021】以上の構成を採用することにより、本実施の形態によれば、信号反転増幅器を構成する第1、第2の半導体スイッチング素子が、前記フィードバック入力により互いに異なるタイミングでオンオフ駆動され、前記水晶振動子を励振駆動する際に、第1、第2の半導体スイッチング素子が、共にオンする共通オン期間が発生しない。このため、信号反転増幅器に流れるショート電流を大幅に低減し、少ない電力消費で安定発振できる水晶発振回路を得ることが可能となる。

【0022】特に、第3、4の実施の形態によれば、第1、第2の半導体スイッチング素子の各スレッショールド電圧の絶対値が小さい場合でも、信号反転増幅器のショート電流を低減することができる。このため、水晶発振回路の電源電圧をその分低い値にすることができ、この面からも、発振回路の低消費電力化を図ることが可能となる。

【0023】第5の実施の形態は、第4の実施の形態において、前記第1の直流バイアス電圧は、前記第1の電位に設定され、前記第2の直流バイアス電圧は、前記第2の電位に設定されることを特徴とする。

【0024】本実施の形態によれば、前記直流バイアス電圧の印加により、前記第1の半導体スイッチング素子および第2の半導体スイッチング素子の各ゲートへのフィードバック入力

の直流電位が、個別に電源の第1の電位、第2の電位側にシフトされる。これにより、簡単な回路構成で、確実に信号反転増幅器のショート電流を低減することが可能な水晶発振回路を得ることができる。

【0025】第6の実施の形態は、第1～5のいずれかにおいて、前記第1および第2の半導体スイッチング素子は、異なる導電型の電界効果トランジスタ素子を用いて構成されたことを特徴とする。

【0026】第7の実施の形態の電子回路は、第1～6のいずれかの実施の形態の発振回路を備えたことを特徴とする。

【0027】第8の実施の形態の半導体装置は、第1～6のいずれかの実施の形態の発振回路または第7の実施の形態の電子回路を含んで構成されることを特徴とする。

【0028】第9の実施の形態の電子機器は、第1～6のいずれかの実施の形態の発振回路または第7の実施の

形態の電子回路を含んで構成されることを特徴とする。

【0029】このようにすることにより、例えば携帯電話や、携帯型のコンピュータ端末などの携帯用電子機器の電力消費を低減し、内蔵された電池や、バッテリー等の2次電池の電力消費を小さくすることが可能となる。

【0030】第10の実施の形態の時計は、第1～6の実施の形態のいずれかの発振回路または第7の実施の形態の電子回路を含んで構成されることを特徴とする。

【0031】このようにすることにより、消費電力の小さな携帯用時計を実現することができ、この結果、使用する電池をさらに小さなものとして時計全体の小型化を図ることが可能となり、また、同一の容量の電池を使用する場合には、電池の長寿命化を図ることが可能となる。

【0032】

【実施例】次に、本発明の具体的な実施の形態を図面に基づき詳細に説明する。

【0033】(第1の実施例)図1には、本発明の第1の実施例にかかる水晶発振回路が示されている。本実施例の水晶発振回路は、クォーツタイプの腕時計に使用される水晶発振回路である。

【0034】本実施例の水晶発振回路は、信号反転増幅器30と、フィードバック回路と、を含んで構成される。前記フィードバック回路は、水晶振動子10と、抵抗14と、位相補償用のコンデンサ16、18を含んで構成され、信号反転増幅器30の出力VD(t)を180度位相反転し、これをゲート信号VG(t)として信号反転増幅器30のゲートへフィードバック入力する。

【0035】前記信号反転増幅器30は、第1の電位側と、これより低い電位の第2の電位側に接続され、両電位の電位差により電力供給を受け駆動されるように構成

$$|V_{reg}| \cdot \leq |V_{TP}| + |V_{TN}| \quad \dots\dots (2)$$

【0041】さらに、前記各トランジスタ42、52のスレッシュホールド電圧の絶対値は、それぞれ次式で示すように電源電圧の絶対値を下回る値となるように設定されている。

【0042】

$$\begin{aligned} |V_{reg}| &\cdot > |V_{TP}| \\ |V_{reg}| &\cdot > |V_{TN}| \quad \dots\dots (3) \end{aligned}$$

【0043】これにより、本実施例の水晶発振回路は、回路駆動時に信号反転増幅器30へ流れるショート電流の値を大幅に低減し、低消費電力化を図ることができる。

【0044】以下にその理由を説明する。

【0045】図2には、従来の水晶発振回路のタイミングチャート、図3には、本実施例の水晶発振回路のタイミングチャートが示され、横軸は電源回路部60から電源電圧Vregが印加されてからの経過時間、縦軸は信号反転増幅器30へのフィードバック入力VG(t)、各トランジスタ42、52のオン、オフ状態をそれぞれ表している。

されている。ここで、前記第1の電位はアース電位VDDに設定され、第2の電位は電源回路部60から供給される負の電源電位Vregに設定されている。

【0036】前記信号反転増幅器30は、第1の回路40と、第2の回路50とを含んで構成される。

【0037】前記第1の回路40は、第1の半導体スイッチング素子として機能するP型の電界効果トランジスタ42を含んで構成され、このトランジスタ42のソースは、アース側に接続され、ドレインは出力端子80側へ接続され、そのゲートには前記フィードバック信号VG(t)が印加される。

【0038】前記第2の回路50は、第2の半導体スイッチング素子として機能するN型の電界効果トランジスタ52を含んで構成され、このトランジスタ52のソースは、電源回路部60の電源端子側に接続され、ドレインは出力端子80側へ接続され(ここではトランジスタ42のドレインに接続されている)、そのゲートには前記フィードバック信号VG(t)が印加される。

【0039】前記トランジスタ42としては、P型でかつエンハンスメントタイプの電界効果型のトランジスタを用られ、前記トランジスタ52としては、N型でかつエンハンスメントタイプのトランジスタを用いられている。そして、トランジスタ42のスレッシュホールド電圧VTP、トランジスタ52のスレッシュホールド電圧VTNの値は、次式に示すようにそれらの絶対値の合計値が、信号反転増幅器30に印加される電源電圧(本実施例では、アース電位VDDを0に設定しているため、電源電圧はアース電位と電源電位の電位差であるVregとなる)の絶対値以上の値になるように設定されている。

【0040】

【0046】前述したように、従来の水晶発振回路では、信号反転増幅器30を構成する2つのトランジスタ42、52のスレッシュホールド電圧は、前記(1)式を満足するように設定されていた。この場合、各トランジスタ42、52のスレッシュホールド電圧と、アース電位VDD、電源電位Vregとの関係を図示すると、図4に示すようになる。即ち、信号反転増幅器30へのフィードバック入力VG(t)の値が、前記両スレッシュホールド電圧VTP、VTNの電位に対し、 $V_{TP} > V_G(t) > V_{TN}$

の範囲の値をとると、両トランジスタ42、52が共にオンされるショート領域が存在する。

【0047】従って、図2に示すよう、フィードバック信号VG(t)より各トランジスタ42、52が交互にオン、オフ駆動される途中で、両トランジスタ42、52が共にオン駆動されてしまう共通オン期間が周期的に発生し、高電位(VDD)から低電位(Vreg)側へショート電流が流れてしまい、これが電力消費を低減する上で妨げとなっていた。

【0048】これに対し、本実施例では、各トランジスタ42、52のスレッシュホールド電圧が、前記(2)式、(3)式を満足するように設定されている。この場合の各スレッシュホールド電圧と、アース電位VDD、電源電位Vregとの関係を図示すると、図5に示すようになる。即ち、信号反転増幅器30へのフィードバック入力VG(t)の値が、前記両スレッシュホールド電圧VTP、VTNの電位に対し、

$V_{TN} > V_G(t) > V_{TP}$

の範囲の値をとると、両トランジスタ42、52は、確実にオフされることになり、従来のように両トランジスタ42、52が共にオンしてしまう共通オン期間は存在しない。

【0049】すなわち、図3に示すよう、フィードバック信号VG(t)により各トランジスタ42、52が交互にオン、オフ駆動される途中で、両トランジスタ42、52が共にオンされる期間が存在しなくなり、従来問題になっていたショート電流を大幅に低減し、水晶発振回路の消費電力を少なくすることができる。

【0050】特に、本実施例では、信号反転増幅器30のショート電流対策を、回路の部品点数を増やすことなく行うことができる。

【0051】また、本実施例では、前記各トランジスタ42、52のスレッシュホールド電圧の絶対値が前記(3)式に示すように電源電圧Vregの絶対値より小さな値に設定されている。これにより、水晶発振回路の安定した発振動作を維持しつつ、低消費電力化を実現することができる。

【0052】すなわち、水晶発振回路において信号反転増幅器30のフィードバック信号VG(t)の振幅の絶対値は、信号反転増幅器の電源電圧Vregの絶対値を上回ることではない。このため、各トランジスタ42、52のスレッシュホールド電圧の絶対値を前記(3)式を満足するように設定することにより、各トランジスタ42、52を安定して交互にオンオフ駆動させることができる。

【0053】本発明者らの実験によれば、絶対値が0.9ボルトの電源電圧Vregを用いて発振回路を駆動した際、各トランジスタ42、52のスレッシュホールド電圧の絶対値の和を次式で示す範囲において変化させても良好な発振状態を維持でき、低消費電力化が可能であることが確認された。

【0054】 $1.4 \text{ ボルト} > |V_{TP}| + |V_{TN}| > 0.9 \text{ ボルト}$

【0055】さらに、本実施例では、以下の理由から、トランジスタ42、52のオフリーク電流を小さくでき、この面からも、回路全体の消費電力を低減することができる。

【0056】図6は、エンハンスメント型トランジスタのドレイン電流IDとゲート・ソース間電圧VGSとの関係を表す特性図である。同図に示すよう、エンハンスメ

ント型のトランジスタでは、ID-VGSの特性カーブは、スレッシュホールド電圧を低くするに従い、左側にシフトし、図中破線で示すようにそのオフリーク電流が増大する(同図においてVGSがスレッシュホールド電圧VTH以下でトランジスタがオフしているとき、図中破線で示すようにこのトランジスタに流れる電流IDがオフリーク電流となる)。

【0057】従って、従来の発振回路のように、トランジスタ42、52のスレッシュホールド電圧を低く設定すると、スレッシュホールド電圧以下でのオフリーク電流が大きくなり、その分、消費電力が大きくなる。

【0058】これに対し本実施例では、(2)式で示すように各トランジスタ42、52のスレッシュホールド電圧を大きな値に設定するため、各トランジスタ42、52を介して流れるオフリーク電流の値を大幅に小さくなり、回路全体の消費電力を低減することができる。

【0059】(第2の実施例) 前記第1の実施例では、各トランジスタ42、52のスレッシュホールド電圧が前記(2)式を満足するように構成し、ショート電流を低減する場合を例にとり説明したが、第2の実施例では、前記各トランジスタ42、52が従来のように

(1)式に示す条件で形成されている場合でも、各トランジスタ42、52のゲートに直流バイアス電圧を印加することにより、前記第1の実施例と同様に、信号反転増幅器30のショート電流を低減可能とするものである。

【0060】図7には、本実施例の水晶発振回路が示されており、図8には、そのタイミングチャートが示されている。

【0061】本実施例の水晶発振回路は、各トランジスタ42、52の各ゲートに入力される前記信号反転増幅器30のフィードバック入力VG(t)の直流電位を個別にシフトさせる第1のバイアス回路70、第2のバイアス回路80を含んで構成される。

【0062】前記各バイアス回路70、80は直流成分を除去するためのコンデンサ72、82と、直流バイアス電圧印加用の抵抗74、84とを含んで構成される。

【0063】前記コンデンサ72、82は、ゲート信号VG(t)から直流成分を除去し、その信号を対応するトランジスタ42、52のゲートへ印加するために用いられる。

【0064】前記抵抗74はトランジスタ42のゲートと、アースVDDとの間に接続され、トランジスタ42のゲートに入力されるフィードバック入力VG(t)の直流電位をアース電位VDDまで引き上げる。

【0065】前記抵抗84は、トランジスタ52のゲートと電源Vregとの間に接続され、トランジスタ52のゲートに入力されるフィードバック入力VG(t)の直流電位を電源電位Vregまで引き下げる。

【0066】以上の構成とすることにより、上記の信号

反転増幅器 30 にフィードバック入力されるゲート信号 $V_G(t)$ は、前記第 1、第 2 のバイアス回路 70、80 により $V_{GP}(t)$ 、 $V_{GN}(t)$ に示すように直流電位が V_{DD} 、電源電位 V_{reg} へと変更された状態で各トランジスタ 42、52 のゲートに印加される。

【0067】従って、各トランジスタ 42、52 が交互にオン、オフ駆動される途中で、両トランジスタ 42、52 が共にオン駆動される期間が存在しなくなり、この結果前記第 1 の実施例と同様に、信号反転増幅器 30 内を流れるショート電流を大幅に低減し、低消費電力化を図ることが可能となる。

【0068】特に、本実施例では、エンハンスメント型トランジスタ 42、52 の各スレッシュホールド電圧の絶対値を小さな値としても、ショート電流を低減することができる。この結果、信号反転増幅器 30 に印加する電源電圧を小さなものとし、この面からも、消費電力を低減することが可能となる。

【0069】なお、前記第 1 のバイアス回路 70、第 2 のバイアス回路 80 の印加するバイアス電圧は、各トランジスタ 42、52 が共通オン期間を持たないことを条件として、前記実施例以外の電位に、各トランジスタ 42、52 のゲートへのフィードバック入力の直流電位を、個別にシフトさせるように構成してもよい。

【0070】なお、本発明は、前記各実施例に限定されるものではなく、本発明の要旨の範囲内で各種の変形実施が可能である。

【0071】例えば、前記実施例では、信号反転増幅器 30 を構成する第 1 の回路 40、第 2 の回路 50 を、それぞれ 1 個のトランジスタを用いて構成する場合を例に取り説明したが、必要に応じ第 1、第 2 の回路 40、50 の機能を損なうことなく、前述以外の回路素子を組み合わせ回路を構成することも可能である。

【0072】また、前記実施例の水晶発振回路や、電子回路を含む半導体装置を構成し、これを、例えば携帯用の電話機、携帯用のコンピュータ端末およびその他の携

帯機器等、電源容量に制約のある携帯用電子機器に搭載する事が好ましい。

【0073】また、本実施例においては、水晶発振回路を時計用の電子回路に用いる場合を例にとり説明したが、本発明はこれに限らず、これ以外の用途、例えば携帯用の電話機、携帯用のコンピュータ端末およびその他の携帯機器等、電源容量に制約のある携帯用電子機器に幅広く用いる場合にも極めて効果的なものとなる。

【図面の簡単な説明】

【図 1】本発明にかかる水晶発振回路の第 1 の実施例の回路図である。

【図 2】従来の回路のタイミングチャート図である。

【図 3】図 1 に示す回路のタイミングチャート図である。

【図 4】従来の回路のスレッシュホールド電圧と電源電位、アース電位との関係を表す説明図である。

【図 5】第 1 の実施例におけるスレッシュホールド電圧と、電源電位、アース電位との関係を表す説明図である。

【図 6】エンハンスメント型トランジスタの $V_{GS}-I_D$ 特性図である。

【図 7】本発明の水晶発振回路の第 2 の実施例の回路図である。

【図 8】第 2 の実施例のタイミングチャート図である。

【符号の説明】

10 水晶振動子

14 フィードバック抵抗

30 信号反転増幅器

40 第 1 の回路

42 電界効果トランジスタ

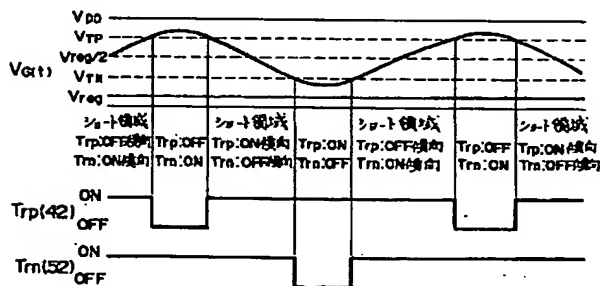
50 第 2 の回路

52 電界効果トランジスタ

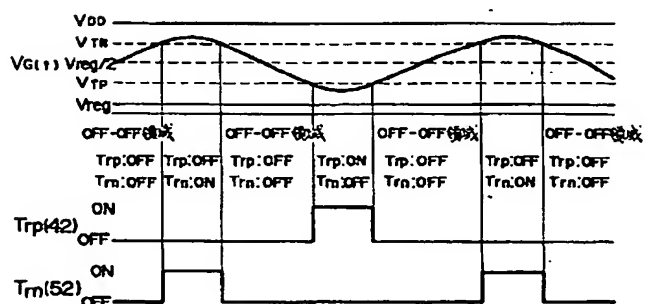
60 電源回路部

70、80 第 1、第 2 のバイアス回路

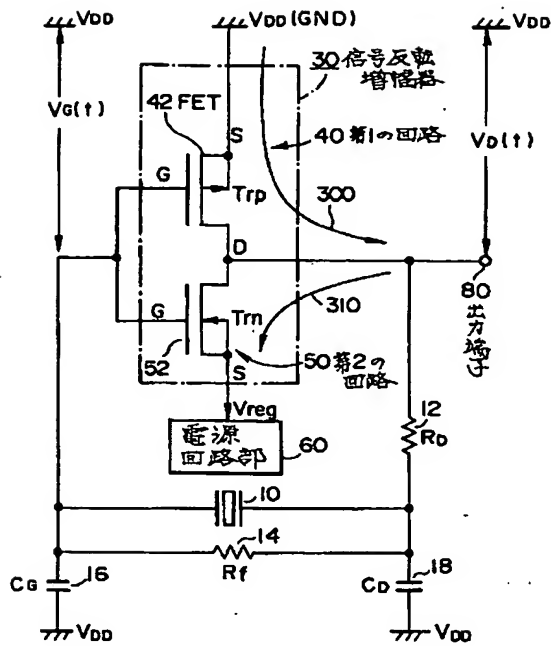
【図 2】



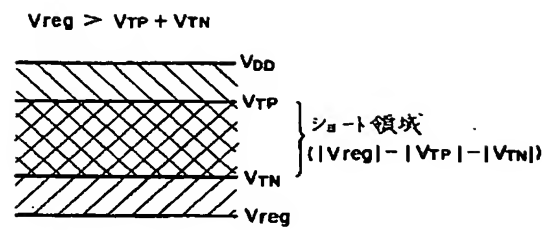
【図 3】



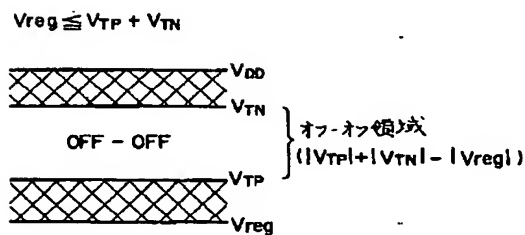
【図1】



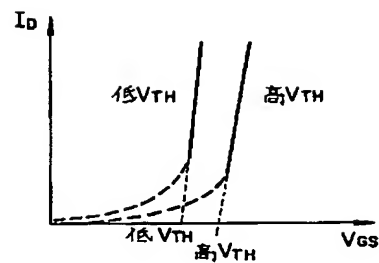
【図4】



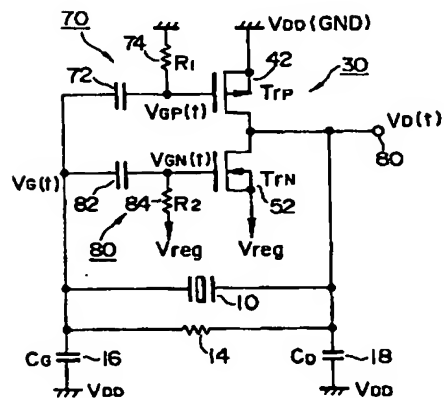
【図5】



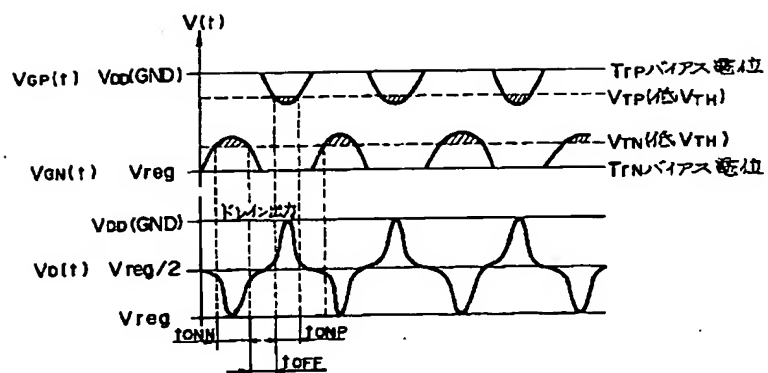
【図6】



【図7】



【図8】



t_{ONN} : Nch Tr ON

t_{ONP} : Pch Tr ON

t_{OFF} : N, Pch Tr 共に OFF